
智能直流马达专用芯片，内部集成了三相驱动器、32-bit Cortex-M3 内核

- 工作电压范围
 - HVCC: 8~13.5V
 - VCC、AVCC: 2.5~5.5V
 - 内置 5V LDO
- 工作温度范围: -40~85℃
- 32-bit CPU 内核
 - 最高 84MHz 工作频率
 - 单周期乘法
- 存储器
 - 64KB Flash
 - 4K SRAM
- 电机专用协处理器
 - PI/SQRT/SVPWM/CORDIC
- 时钟、复位和电源管理
 - 2.5V~5.5V 供电和 I/O 引脚
 - 上电/掉电复位 (POR/LBOR)
 - 内建出厂校准的 21MHz 的 RC 振荡器
 - 内建出厂校准的 32KHz 的 RC 振荡器
 - 产生 CPU 和系统时钟的 PLL
 - 4-16Mhz 晶体振荡器
 - 独立看门狗
- 低功耗
 - Hold 模式
 - Sleep 模式
- ADC
 - 12 位 SAR ADC
 - 1us 转换时间
 - ADC 输入范围: 0~AVCC
 - 支持外部 11 路 ADC 输入
- DMA
 - 2 个独立可配置信道
 - 支持的外设: UART、SPI、I2C、Timer、SRAM、Soft request、SAR-ADC
- GPIO
 - 默认高阻态
 - 支持 TTL 电平
 - 具有输入滤波功能
- 调试模式
 - 串行单线调试 (SWD)
- 多达 6 个定时器
 - 1 个 16 位 5 通道高级控制定时器, 有 5 通道 PWM 输出, 死区生成和紧急停止功能
 - 系统时间定时器: 24 位自减型计数器
 - 4 个通用定时器 16 位 Timer0-3
- 多达 4 个通信接口
 - I2C 接口数: 1
 - UART 接口数: 1
 - SPI 接口数: 1
- 内置 CRC 模块
- 1 个差分输入 OPA
- 3 个差分输入 PGA
- 2 个比较器
- 内置三相高压驱动器
 - UVLO 欠压保护
 - 内置 180ns 死区时间来避免驱动器交叉传导
 - 内置自举二极管用于驱动电路
 - 三相驱动器的拉电流和灌电流均为 1A
 - 上桥击穿电压大于 80V
- 采用绿色封装
 - QFN48

版本历史

版本号	改动内容
V1.0	Release
V1.1	三相驱动器相关内容中文化，Cover Page 中文化
V1.2	系统框图预驱部分引脚位置更新
V1.3	封装图勘误修正
V1.4	系统框图 Gate Driver 部分增添内部脚位连接
V1.5	封面更新
V1.6	增加三相驱动器电气特性

目錄

版本历史	2
简介	4
系统框图	4
引脚排列	5
引脚定义	7
缩略语	8
存储器映射图	9
时钟框图	10
电气特性	11
1.1 绝对最大额定值	11
1.2 通用工作条件	11
1.3 上电和掉电时的工作条件	12
1.4 内嵌复位和电源控制模块特性	12
1.5 内置参考电压	12
1.6 供电电流特性	13
1.7 外部时钟源特性	14
1.8 内部时钟源特性	14
1.9 PLL 特性	15
1.10 存储器特性	15
1.11 EMC 特性	16
1.12 绝对最大值(电气敏感性)	16
1.13 I/O 端口特性	17
1.14 NRST 引脚特性	18
1.15 TIM 定时器特性	19
1.16 通信接口	19
1.17 12 位 ADC 特性	21
1.18 温度传感器特性	22
1.19 比较器 CMP	23
1.20 OPA/PGA	24
1.21 VDD15	25
1.22 三相驱动器	25
封装图	28

简介

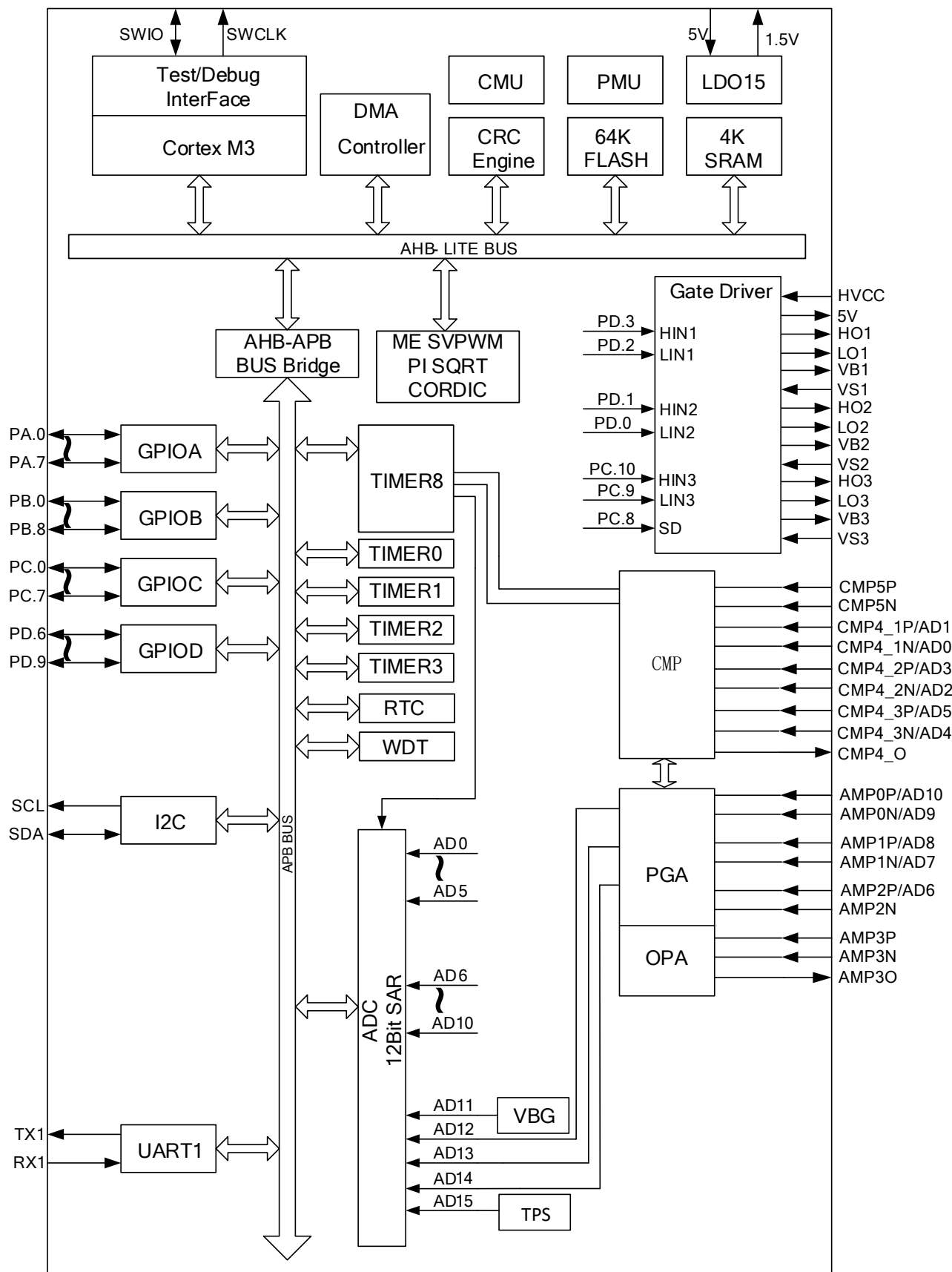
RX32SD33 系列是高性能、低功耗、多功能马达专用 32 位的 MCU 芯片，内部集成了 32 位带除法器的处理器，更特别是集成电机专用协同处理器，内置马达专用硬件算法，比纯粹软件运算提供更快速的运算效能，让马达运转的更顺畅更有效率。

芯片更整合了 OP-AMP、Comparator，在使用上能更节省布局空间，更节省成本。功能上还包含时钟管理、电源管理、PLL、高频 RC、低频 RC 等单元，以及 NVIC 和 DEBUG 调试功能。

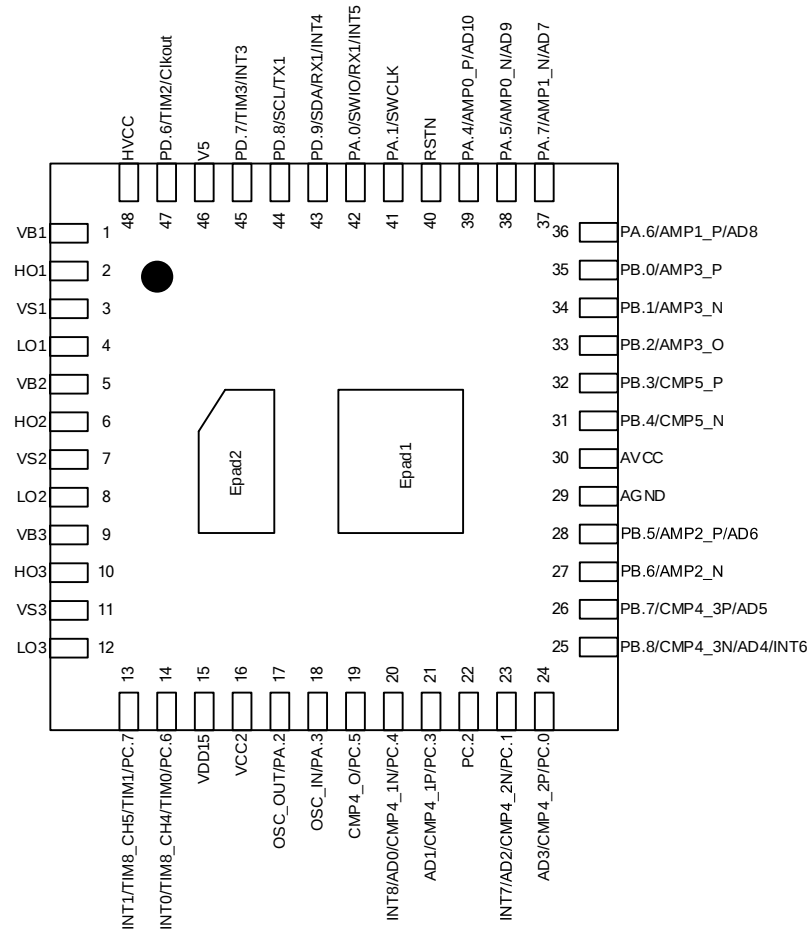
- 工作电压范围：
-HVCC: 8~13.5V
-VCC、AVCC: 2.5V~5.5V
- 工作温度范围：-40℃~85℃
- 采用 Cortex-M3 的处理器、64K Flash、4K SRAM
- 高速度：CPU 最高工作频率达到 84MHz（需使能指令预取功能）
- 低功耗：Hold 模式 Max TBD uA，Sleep 模式 Max 3uA
- 高精度温度传感器：-40 度 ~ +85 度温度范围内，温度传感器一致性优于正负 5 度
- 正常模式下，WDT 模块不可关闭，保证系统可靠运行。在 Sleep/hold 模式下，可软件关闭 WDT 模块
- 三相驱动器：可驱动由 6 个 N-MOS 组成的 3 个半桥。驱动器的关断由内部 MCU 的 PC.8 引脚控制。
- 采用绿色封装：QFN48；

系统框图

引脚排列



QFN48



引脚定义

48PIN	PIN Name	I/O	Filter	复用功能1	复用功能2	复用功能3	引脚说明
1	VB1	0					High side floating supply
2	H01	0					High side gate driver outputs
3	VS1	I					High voltage floating supply return
4	L01	0					Low side gate driver outputs
5	VB2	0					High side floating supply
6	H02	0					High side gate driver outputs
7	VS2	I					High voltage floating supply return
8	L02	0					Low side gate driver outputs
9	VB3	0					High side floating supply
10	H03	0					High side gate driver outputs
11	VS3	I					High voltage floating supply return
12	L03	0					Low side gate driver outputs
13	PC. 7	I/O	50 ns	TIM1	TIM8 CH5	INT1	GPIO\Timer输出输入\Timer8 CH5\外部中断, 滤波50ns
14	PC. 6	I/O	50 ns	TIM0	TIM8 CH4	INT0	GPIO\Timer输出输入\Timer8 CH4\外部中断, 滤波50ns
15	VDD15	P					内部1.5V输出, 需外接1uF滤波电容
16	VCC2	P					数字电源
17	PA. 2	I/O		OSC Out			GPIO\高频晶振时钟输出
18	PA. 3	I/O		OSC In			GPIO\高频晶振时钟输入
19	PC. 5	I/O		CMP4_0			GPIO\比较器输出
20	PC. 4	I/O	50 ns	CMP4_1N\AD0		INT8	GPIO\比较器负端输入\ADC信号输入\外部中断, 滤波50ns
21	PC. 3	I/O		CMP4_1P\AD1			GPIO\比较器正端输入\ADC信号输入
22	PC. 2	I/O					GPIO
23	PC. 1	I/O	50 ns	CMP4_2N\AD2		INT7	GPIO\比较器负端输入\ADC信号输入\外部中断, 滤波50ns
24	PC. 0	I/O		CMP4_2P\AD3			GPIO\比较器正端输入\ADC信号输入
25	PB. 8	I/O	50 ns	CMP4_3N\AD4		INT6	GPIO\比较器负端输入\ADC信号输入\外部中断, 滤波50ns
26	PB. 7	I/O		CMP4_3P\AD5			GPIO\比较器正端输入\ADC信号输入
27	PB. 6	I/O		AMP2_N			GPIO\OP-AMP负端输入
28	PB. 5	I/O		AMP2_P\AD6			GPIO\OP-AMP正端输入\ADC信号输入
29	AGND	G					模拟地
30	AVCC	P					模拟电源
31	PB. 4	I/O		CMP5_N			GPIO\比较器负端输入
32	PB. 3	I/O		CMP5_P			GPIO\比较器正端输入
33	PB. 2	I/O		AMP3_0			GPIO\OP-AMP输出
34	PB. 1	I/O		AMP3_N			GPIO\OP-AMP负端输入
35	PB. 0	I/O		AMP3_P			GPIO\OP-AMP正端输入
36	PA. 6	I/O		AMP1_P\AD8			GPIO\OP-AMP正端输入\ADC信号输入
37	PA. 7	I/O		AMP1_N\AD7			GPIO\OP-AMP负端输入\ADC信号输入
38	PA. 5	I/O		AMP0_N\AD9			GPIO\OP-AMP负端输入\ADC信号输入
39	PA. 4	I/O		AMP0_P\AD10			GPIO\OP-AMP正端输入\ADC信号输入
40	RSTN	I	2 us				复位信号(低电平有效, 内部上拉), 滤波2us
41	PA. 1	I/O		SWCLK			GPIO\SWCLK
42	PA. 0	I/O	50 ns	SWIO	RX1	INT5	GPIO\SWIO\RX\外部中断, 滤波50ns
43	PD. 9	I/O	50 ns	SDA	RX1	INT4	GPIO\SDA\RX\外部中断, 滤波50ns
44	PD. 8	I/O		SCL	TX1		GPIO\SCL\TX
45	PD. 7	I/O	50 ns		TIM3	INT3	GPIO\Timer输出输入\外部中断, 滤波50ns
46	V5	P					Gate Drive 5V LDO out
47	PD. 6	I/O			TIM2	Clkout	GPIO\Timer输出输入\Clkout
48	HVCC	P					Gate Drive Power 15V
Epad1	VSS	G					数字地
Epad2	HVSS	G					Gate Drive GND

注：1. I=输入；O=输出；P=电源；G=地。

2. 芯片引脚选择 GPIO 功能：

若方向寄存器配置为输出，开漏 OD 功能配置控制有效，上拉控制无效；

若方向寄存器配置为输入，开漏 OD 功能控制无效，上拉控制有效；

3. 芯片引脚选择复用功能：

复用功能的数字输出引脚都可配开漏功能(Open Drain)，上拉功能配置无效。

复用功能的数字输入引脚都可配上拉功能，开漏功能无效；

若配置为模拟输入 OD 控制和上拉控制都无效；

4. 端口数据寄存器 PTDAT 说明及数据读取

1) 芯片引脚选择 GPIO 功能或复用数字功能

若方向寄存器配置为输出，PTDAT 读取值为寄存器设置值，不随外部 PIN 脚电平变化而变化；

若方向寄存器配置为输入，PTDAT 读取值为 PIN 脚状态值，反映外部 PIN 脚电平变化；

2) 芯片引脚选择复用模拟功能

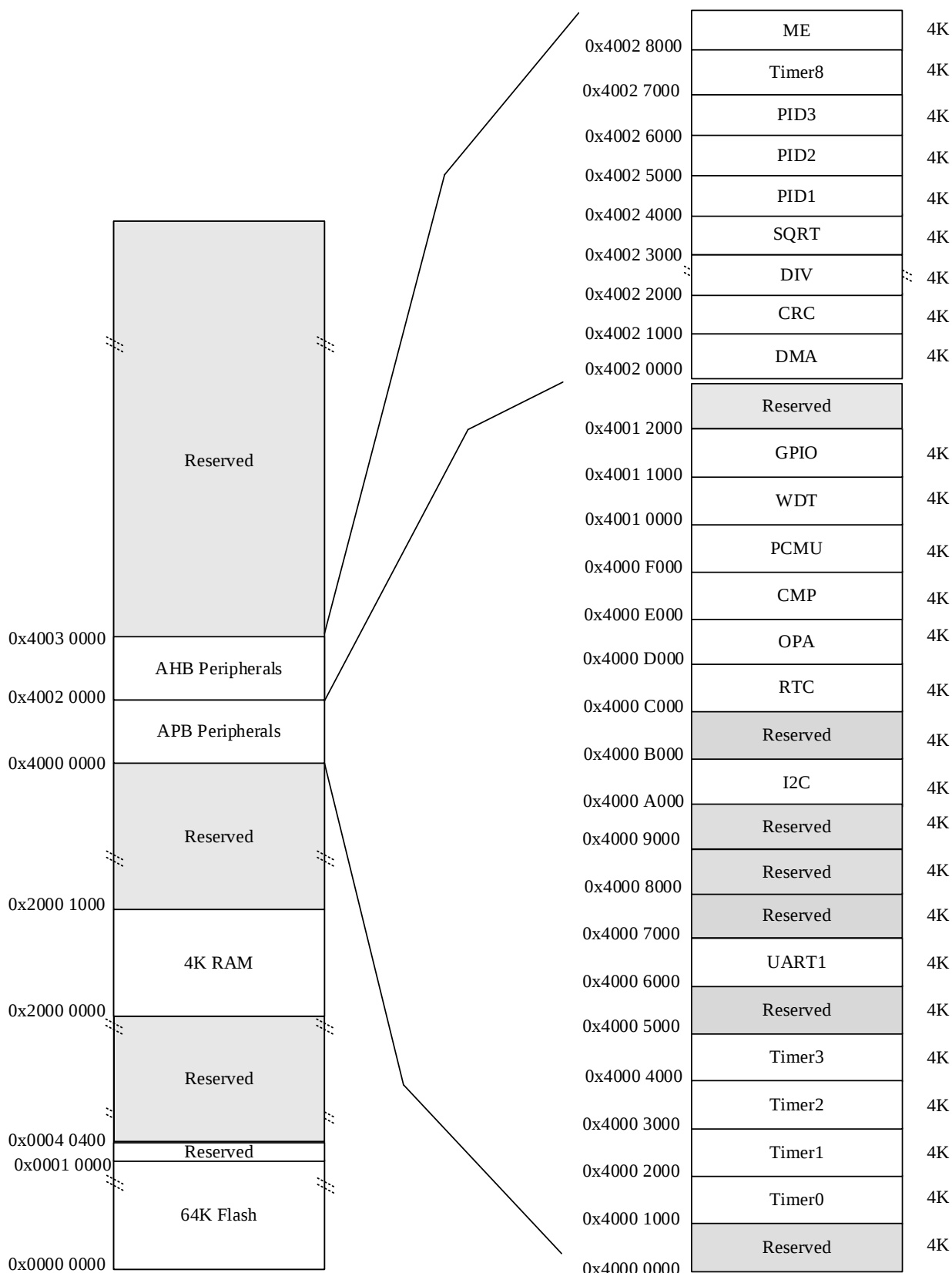
PTDAT 相应 bit 位值，固定为 0

5. 不建议用户使用 PA.2 的 I/O 功能，详细说明请参考 Application Note 3006

缩略语

缩略语	英文原文	中文含义
WDT	Watch Dog Timer	看门狗
GPIO	General Purpose IO	通用 I/O
LVD	Low Voltage Detect	低电压检测
POR	Power On Reset	上电复位
BOR	Brown Out Reset	掉电复位
WKR	Wakeup Reset	唤醒复位
PMU	Power Management Unit	系统电源管理单元
CMU	Clock Management Unit	系统时钟管理单元
RTC	Real Time Clock	实时时钟

存储器映射图



时钟框图

时钟符号说明:

Flrc: 内部低频 RC 时钟 (32KHz), 也作为看门狗时钟源。

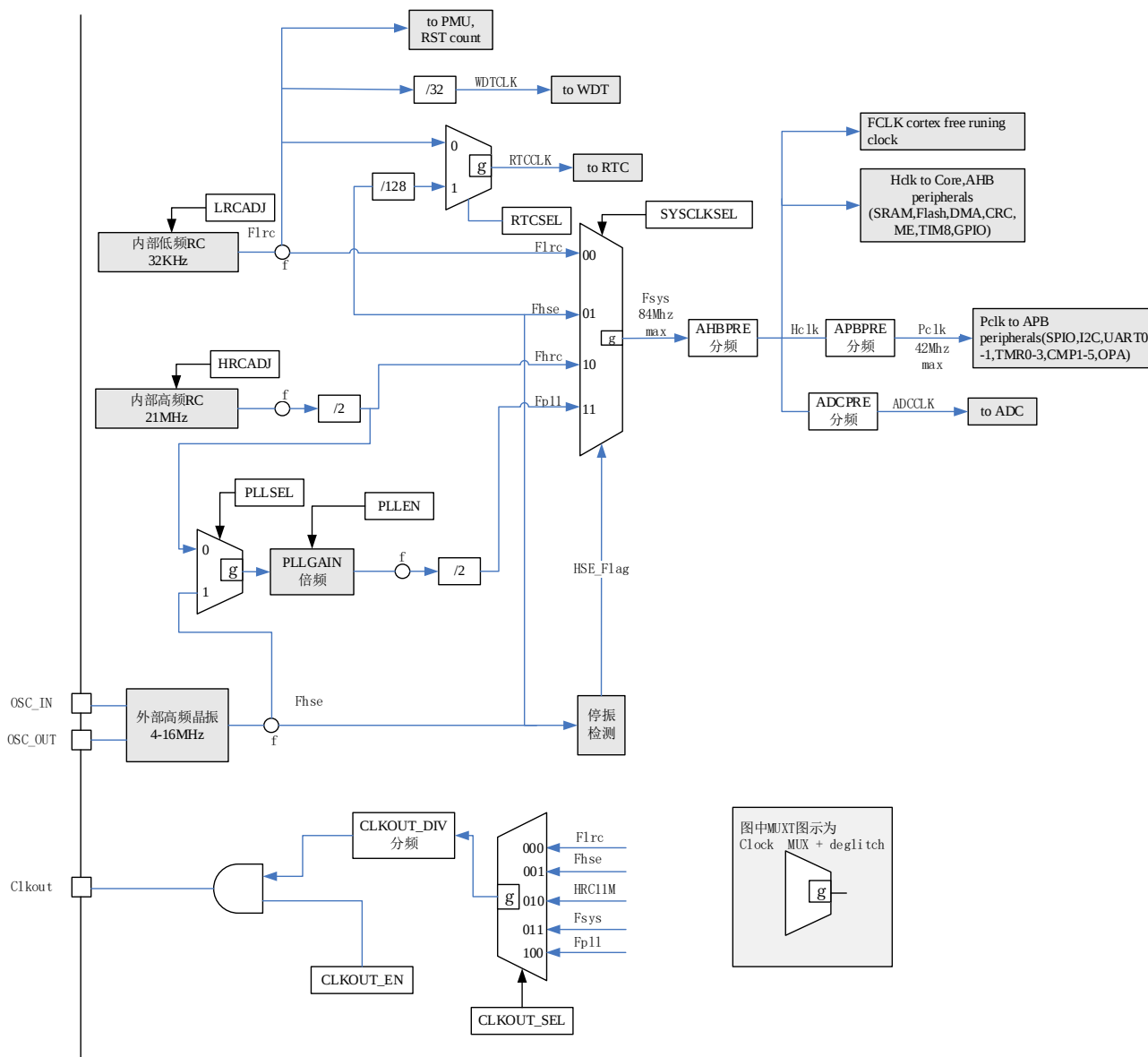
Fhrc: 内部高频RC时钟 (21MHz), 系统复位后默认运行在Fhrc。

Fhse: 外部高频OSC晶振时钟 (4-16MHz)。

Fpll: 内部 PLL 产生的高频时钟 (84MHz), 来源为 Fhse or HRC21M。

Fsys: 系统时钟, 主要给各个外设提供时钟

Fcpu: 给CPU、GPIO、DMA、CRC提供时钟



电气特性

1.1 绝对最大额定值

加在器件上的载荷如果超过‘绝对最大额定值’列表(表 1、表 2、表 3)中给出的值,可能会导致器件永久性地损坏。这里只是给出能承受的最大载荷,并不意味着在此条件下器件的功能性操作无误。器件长期工作在最大值条件下会影响器件的可靠性。

表 1 电压特性

符 号	描 述	最小值	最大值	单 位
$V_{DD} - V_{SS}$	外部主供电电压(包含 V_{DDA} 和 V_{DD}) (1)	-1	6.5	V
V_{IN}	所有引脚上的输入电压 (2)	-0.1VDD	1.1VDD	
$ \Delta V_{DDx} $	不同供电引脚之间的电压差	-	50	mV
$ V_{SSx} - V_{SS} $	不同接地引脚之间的电压差	-	50	

1.所有的电源(V_{DD} , V_{DDA})和地(V_{SS} , V_{SSA})引脚必须始终连接到外部允许范围内的供电系统上。

2.保证 V_{IN} 不超过其最大值

表 2 电流特性

符号	描述	条件	最大值	单位
I_{VDD}	经过 V_{DD}/V_{DDA} 电源线的总电流(供应电流) (1)	$V_{CC}=3.3V$	150	mA
		$V_{CC}=5V$	150	
I_{VSS}	经过 V_{SS} 地线的总电流(流出电流) (1)	$V_{CC}=3.3V$	150	
		$V_{CC}=5V$	150	
I_{IO}	任意 I/O 和控制引脚上的输出灌电流	$V_{CC}=3.3V$	9	
		$V_{CC}=5V$	12	
	任意 I/O 和控制引脚上的输出电流	$V_{CC}=3.3V$	4.5	
		$V_{CC}=5V$	6	

1.所有的电源(V_{DD} , V_{DDA})和地(V_{SS} , V_{SSA})引脚必须始终连接到外部允许范围内的供电系统上。

表 3 温度特性

符号	描述	数值	单位
T_{STG}	储存温度范围	-65 ~ + 150	°C
T_J	最大结温度	150	°C

1.2 通用工作条件

表 4 通用工作条件

符号	参数	条件	最小值	最大值	单 位
f_{HCLK}	内部 AHB 时钟频率	-	-	84	MHz
$V_{DD(1)}$	标准工作电压	-	2.5	5.5	V
$V_{DDA(1)}$	模拟部分工作电压(ADC 或 OPA 或 PGA 或 CMP 使用)	必须与 $V_{DD(1)}$ 相同	2.5	5.5	

P _D	在 T _A =105°C 下功率耗散	LQFP48		363	mW
		QFN32		105	
T _A	环境温度	最大功率耗散	-40	105	°C
T _J	结温度范围		-40	125	

- 1.要求使用相同的电源为 VDD 和 VDDA 供电
- 2.如果 T_A 较低，只要 T_J 不超过 T_{Jmax}(参见表 3)，则允许更高的 P_D 数值。

1.3 上电和掉电时的工作条件

下表给出的参数是在一般工作条件下测试得出。

表 5 上电和掉电时的工作条件

符号	参数	条件	最小值	最大值	单 位
t _{VDD}	V _{DD} 上升速率	VCC=5V	0.8	-	μs/V
	V _{DD} 下降速率		20	-	

1.4 内嵌复位和电源控制模块特性

下表给出的参数是在一般工作条件下测试得出

表 6 内嵌复位和电源控制模块特性

符号	参数	条件	最小值	典型值	最大值	单 位
V _{PVD}	可编程的电压检测器的电平选择	VCC_LVL[1:0]=00 (上升沿)	2.28	2.3	2.31	V
		VCC_LVL[1:0]=00 (下降沿)	2.01	2.07	2.07	
		VCC_LVL[1:0]=01 (上升沿)	2.89	2.92	2.92	
		VCC_LVL[1:0]=01 (下降沿)	2.68	2.7	2.71	
		VCC_LVL[1:0]=10 (上升沿)	3.69	3.73	3.73	
		VCC_LVL[1:0]=10 (下降沿)	3.5	3.5	3.89	
		VCC_LVL[1:0]=11 (上升沿)	4.28	4.33	4.33	
		VCC_LVL[1:0]=11 (下降沿)	4.05	4.09	4.09	
V _{PVDhyst(1)}	PVD 迟滞	VCC=5V	160	240	240	mV
V _{POR/PDR}	上电/掉电复位阈值	上升沿	1.8	1.95	2.15	V
		下降沿	1.65	1.8	1.98	
V _{PDRhyst(1)}	PDR 迟滞	-	-	150	-	mV
T _{RSTTEMPO(1)}	复位持续时间	VCC=5V	1.14	2	4.4	ms

- 1.由设计保证，不在生产中测试。

1.5 内置参考电压

下表给出的参数是在一般工作条件下测试得出

表 7 内置参考电压

符号	参数	条件	最小值	典型值	最大值	单位
V _{REFINT}	内置参照电压	-40°C < T _A < +125°C, VDD=3.3V	1.18	1.2	1.24	V
		-40°C < T _A < +125°C, VDD=5V	1.18	1.2	1.24	V
T _{S_vrefint(1)}	当读出内部参照电压时, ADC 的采样时间	T _A = 25°C, 3.3V ≤ VDD ≤ 5V	0.142	-	512	μs
V _{REFINT(2)}	温度范围内的内部参考电压	-40°C < T _A < +125°C, VDD=3.3V	-	-	15	mV
		-40°C < T _A < +125°C, VDD=5V	-	-	15	
T _{COEFF(2)}	温度系数	-40°C < T _A < +125°C	-	-	100	ppm/°C

1.最短的采样时间是通过应用中的多次循环得到。

2.由设计保证, 不在生产中测试。

1.6 供电电流特性

表 8 运行模式下的最大电流消耗, 数据处理代码从内部 RAM 或 FLASH 中运行。

符号	参数	条件	f _{HCLK}	最小值	典型值	最大值			单位
				T _A = -40°C	T _A = 25°C	T _A = 85°C	T _A = 105°C	T _A = 125°C	
I _{DD}	睡眠模式下的供应电流	-40°C < T _A < +125°C, VDD=3.3V	32KHz	1.7	2.4	6.7	12	24.9	uA
		-40°C < T _A < +125°C, VDD=5V	32KHz	2	2.7	7.1	13.3	26.3	
I _{DD}	待机模式下的供应电流	-40°C < T _A < +125°C, HRC ON, LDO_1P5 ON, VDD=3.3V	32KHz	194	213	244	276	335	
		-40°C < T _A < +125°C, HRC ON, LDO_1P5 ON, VDD=5V	32KHz	196	214	247	278	339	
		-40°C < T _A < +125°C, HRC OFF, LDO_1P5 ON, VDD=3.3V	32KHz	19	31	59	88	161	
		-40°C < T _A < +125°C, HRC OFF, LDO_1P5 ON, VDD=5V	32KHz	20	32	60	95	163	
		-40°C < T _A < +125°C, HRC OFF, LDO_1P5 OFF, VDD=3.3V	32KHz	2.1	3.8	26	53	113	
		-40°C < T _A < +125°C, HRC OFF, LDO_1P5 OFF, VDD=5V	32KHz	2.5	4.1	26	54	115	

1.7 外部时钟源特性

下表中给出的特性参数是使用一个高速的外部时钟源测得。

表 9 高速外部用户时钟特性

符号	参数	条件	最小值	典型值	最大值	单位
f _{HSE_ext}	用户外部时钟频率 ⁽¹⁾	-	1	8	25	MHz
V _{HSEH}	OSC_IN 输入引脚高电平电压	-	0.7V _{DD}	-	V _{DD}	V
V _{HSEL}	OSC_IN 输入引脚低电平电压	-	V _{SS}	-	0.3V _{DD}	
t _{w(HSE)} t _{w(HSE)}	OSC_IN 高或低的时间 ⁽¹⁾	-	5	-	-	ns
t _{r(HSE)} t _{r(HSE)}	OSC_IN 上升或下降的时间 ⁽¹⁾	-	-	-	20	
C _{in(HSE)}	OSC_IN 输入容抗 ⁽¹⁾	-	-	5	-	pF
DuCy _(HSE)	占空比	-	45	-	55	%
I _L	OSC_IN 输入漏电流	V _{SS} ≤ V _{IN} ≤ V _{DD}	-	-	±1	μA

1.由设计保证，不在生产中测试。

表 10 HSE 4~16MHz 振荡器特性(1)(2)

符号	参数	条件	最小值	典型值	最大值	单位
f _{OSC_IN}	振荡器频率	-	4	8	16	MHz
R _F	反馈电阻	-	-	200	-	kΩ
C	建议的负载电容	-	-	-	20	pF
i ₂	HSE 驱动电流	V _{DD} =5V, 4-16MHz	-	1.1	-	mA
g _m	振荡器的跨导	启动	2.4	-	11	mA/V
t _{SU(HSE)}	启动时间	V _{DD} 是稳定的, 4-16MHz	-	6	-	ms

1.谐振器的特性参数由晶体/陶瓷谐振器制造商给出。

2.由综合评估得出，不在生产中测试。

1.8 内部时钟源特性

高速内部(HSI)RC 振荡器

表 11 HSI 振荡器特性(1)(2)

符号	参数	条件	最小值	典型值	最大值	单位
f _{HSI}	频率	-	-	21	-	MHz
DuCy _(HSI)	占空比	-	45	-	55	%
ACC _{HSI}	HSI 振荡器的精度	使用 HRCADJ 寄存器来校准精度	-	-	1 ⁽²⁾	
		工厂校准 ⁽³⁾⁽⁴⁾ TA=-40 to 125°C	-5.8	-	1.3	
t _{SU(HSI)}	HSI 振荡器启动时间	-	-	-	7	μs
I _{DD(HSI)}	HSI 振荡器功耗	-	96	110	138	μA

1. V_{DD} = 3.3V, TA = -40~125° C, 除非特别说明。

2.由设计保证，不在生产中测试。

3.由综合评估得出，不在生产中测试。

4. HSI 振荡器的实际频率可能会受到回流的影响，但不超出规定的频率的范围内。

低速内部(LSI)RC 振荡器

表 12 LSI 振荡器特性(1)

符号	参数	条件	最小值	典型值	最大值	单位
f _{LSI} (2)	频率	-	23	32	42	kHz
t _{SU} (LSI)	LSI 振荡器启动时间	-	50	70	100	μs
I _{DD} (LSI)	LSI 振荡器功耗	-	0.2	0.3	0.4	μA

1. VDD = 3.3V, TA = -40~125° C, 除非特别说明。

2. 由综合评估得出，不在生产中测试。

从低功耗模式唤醒的时间

表 13 低功耗模式的唤醒时间

符号	参数	条件	典型值	单位
t _{WUSLEEP9} (1)	从睡眠模式唤醒	VCC=3.3V	2.153	ms
		VCC=5V	2.16	
t _{WUHOLD} (1)	从待机模式唤醒	VCC=3.3V	5.875	μs
		VCC=5V	5.875	

1. 唤醒时间的测量是从唤醒事件开始至用户程序读取第一条指令。

1.9 PLL 特性

表 14 PLL 特性

符号	参数	数值			单位
		最小值 ⁽¹⁾	典型值	最大值 ⁽¹⁾	
f _{PLL_IN}	PLL 输入时钟 ⁽²⁾	4	8	16	MHz
	PLL 输入时钟占空比	40	-	60	%
f _{PLL_OUT}	PLL 倍频输出时钟	56	-	72	MHz
t _{LOCK}	PLL 锁相时间	-	100	-	μs
Jitter(3)	PLL 相邻周期抖动	-	-	100	ps

1.由综合评估得出，不在生产中测试。

2.需要注意使用正确的倍频系数，从而根据 PLL 输入时钟频率使得 f_{PLL_OUT}处于允许范围内。

3.由设计保证，不在生产中测试。

1.10 存储器特性

表 15 存储器特性

符号	参数说明	最小	典型	最大	单位
FlashSize	Flash 空间大小	-	64	-	kbytes
InfoSize	Information Block 空间大小	-	2	-	kbytes
RamSize	Ram 空间大小	-	4	-	kbytes
Tflashrd	Flash 字节读取时间	-	-	40	ns
Tflashwr	Flash 字节写时间	20	-	-	us

Tflashper	Flash 页擦除时间	2	-	-	ms
Tflashmer	Flash 全擦除时间	10	-	-	ms
FPageSize	Code Flash 页面大小	-	1	-	kbytes/page
InPageSize	Information Block 页面大小	-	2	-	kbytes/page
Numwr	擦写次数	100K	-	-	次
Tdat	数据保持时间	10	-	-	years
Tmprun	操作温度	-40	-	85	°C
Vram	RAM 数据保持电压	1.35	-	-	V

1.11 EMC 特性

敏感性测试是在产品的综合评估时抽样进行测试的。

功能性 EMS(电磁敏感性)

表 16 EMS 特性

符号	参数	条件	级别/类型
V _{FESD}	施加到任一 I/O 脚，从而导致功能错误的电压极限。	V _{DD} = 5V, T _A = +25 °C, f _{HCLK} = 84MHz。 空气放电	±4000V
V _{EFTB}	在 V _{DD} 和 V _{SS} 上通过 100pF 的电容施加的、导致功能错误的瞬变脉冲群电压极限。	V _{DD} = 5V, T _A = +25 °C, f _{HCLK} = 84MHz。 符合 IEC 61000-4-2	±4000V

电磁干扰(EMI)

表 17 EMI 特性

符号	参数	条件	监测的频段	最大值(f _{HSE} /f _{HCLK})	单位
				84MHz	
SEMI	峰值	V _{DD} = 3.3 V, T _A = 26 °C, 55%RH, LQFP64 封装符合 IEC 61967-2	0.1~30MHz	6	dBμV
			30~300MHz	18	
			300MHz~1GHz	0	
			SAM EMI 级别	L10g	
		V _{DD} = 5 V, T _A = 26 °C, 55%RH, LQFP64 封装符合 IEC 61967-2	0.1~30MHz	12	
			30~300MHz	12	
			300MHz~1GHz	6	
			SAM EMI 级别	M10g	

1.12 绝对最大值(电气敏感性)

基于三个不同的测试(ESD, LU), 使用特定的测量方法, 对芯片进行强度测试以决定它的电气敏感性方面的性能。

静电放电(ESD)

静电放电(一个正的脉冲然后间隔一秒钟后一个负的脉冲)施加到所有样品的所有引脚上, 样品的大小与芯片上供电引脚数目相关。这个测试符合 JEDEC JS-001-2017/JS-002-2018 标准。

表 18 ESD 绝对最大值

符号	参数	条件	等级	最大值 ⁽¹⁾	单位
V _{ESD} (HBM)	静电放电电压(人体模型)	T _A = +25 °C, 符合 JEDEC JS-001-2017	3A	±5000	V
V _{ESD} (CDM)	静电放电电压(充电设备模型)	T _A = +25 °C, 符合 JEDEC JS-002-2018	C3	±1200	

静态门锁

表 19 电气敏感性

符号	参数	条件	最大值	单位
LU	静态门锁类	T _A = +125 °C, 符合 JEDEC 78E	±200	mA

1.13 I/O 端口特性

通用输入/输出特性

表 20 I/O 静态特性

符号	参数	条件	最小值	典型值	最大值	单位
V _{IL} (1)	输入低电平电压	VDD=3.3V	-0.3	-	0.6	V
		VDD=5V	-0.5	-	1	
V _{IH} (1)	输入高电平电压	VDD=3.3V	2.1	-	3.6	V
		VDD=5V	3.5	-	5.5	
V _{hys} (1)	标准 I/O 脚施密特触发器电压迟滞 ⁽⁴⁾	VDD=3.3V	-	0.9	-	V
		VDD=5V	-	1.3	-	
I _{lkg}	输入漏电流	V _{IN} =VDD	-	-	±1	μA
		V _{IN} =0	-	-	±1	
R _{PU}	弱上拉等效电阻 ⁽⁷⁾	VDD=3.3V		74		kΩ
		VDD=5V		46		
R _{PD}	弱下拉等效电阻 ⁽⁷⁾	VDD=3.3V		55		
		VDD=5V		46		
C _{IO}	I/O 引脚的电容	-	-	7	-	pF

1.基于设计仿真得出数据

输出电压特性

表 21 输出电压特性

符号	参数	条件	最小值	最大值	单位
V _{OL} (1)	输出低电平, 当 1 个引脚同时吸收电流	VDD=3.3V, I _{IO} =8mA	-	0.1	V
		VDD=5V, I _{IO} =10mA	-	0.3	
V _{OH} (3)	输出高电平, 当 1 个引脚同时输出电流	VDD=3.3V, I _{IO} =8mA	2.67	-	
		VDD=5V, I _{IO} =10mA	4.5	-	
I _{source}	当 V _{IO} =0.9VDD 时, I/O 推挽输出高电平	I _{IO} =+6mA	-	0.4	V
I _{sunk}	当 V _{IO} =0.1VDD 时, I/O 推挽输出低电平	2V < V _{DD} < 2.7V	V _{DD} -0.4	-	

输入输出交流特性

表 22 输入输出交流特性

符号	参数	条件	最小值	最大值	单位
----	----	----	-----	-----	----

f _{max} (IO) out	最大频率 ⁽²⁾	无负载, VDD=3.3V	–	36	MHz
		无负载, VDD=5V	–	48	
		C _L = 33 pF, V _{DD} = 3.3V	–	24	
		C _L = 33 pF, V _{DD} = 5V	–	36	
		C _L = 56 pF, V _{DD} = 3.3V	–	21	
		C _L = 56 pF, V _{DD} = 5V	–	26.25	
t _f (IO) out	输出高至低电平的下降时间	无负载, VDD=3.3V	–	7	ns
		无负载, VDD=5V	–	3.5	
		C _L = 33 pF, V _{DD} = 3.3V	–	11	
		C _L = 33 pF, V _{DD} = 5V	–	9	
		C _L = 56 pF, V _{DD} = 3.3V	–	18	
		C _L = 56 pF, V _{DD} = 5V	–	13	
t _r (IO) out	输出低至高电平的上升时间	无负载, VDD=3.3V	–	7	
		无负载, VDD=5V	–	3.6	
		C _L = 33 pF, V _{DD} = 3.3V	–	15	
		C _L = 33 pF, V _{DD} = 5V	–	9	
		C _L = 56 pF, V _{DD} = 3.3V	–	22	
		C _L = 56 pF, V _{DD} = 5V	–	16	
t _{EXTI} pw	EXTI 控制器检测到外部信号的脉冲宽度	VCC=3.3V, 关闭滤波器	0	–	ns
		VCC=3.3V, 打开滤波器 140ns	90	–	
		VCC=5V, 关闭滤波器	0	–	
		VCC=5V, 打开滤波器 140ns	90	–	

1.14 NRST 引脚特性

NRST 引脚输入驱动使用 CMOS 工艺, 它连接了一个不能断开的上拉电阻, R_{PU}

表 23 NRST 引脚特性

符号	参数	条件	最小值	典型值	最大值	单位
V _{IL} (NRST) (1)	NRST 输入低电平电压	VDD=3.3V	-0.3	–	0.6	V
		VDD=5V	-0.5	–	1	
V _{IH} (NRST) (1)	NRST 输入高电平电压	VDD=3.3V	2.6	–	3.6	
		VDD=5V	4	–	5.5	
V _{hys} (NRST)	NRST 施密特触发器电压迟滞	VDD=3.3V	–	1.76	–	
		VDD=5V	–	2.82	–	
R _{PU}	弱上拉等效电阻 ⁽²⁾	VDD=3.3V	–	9.35		kΩ
		VDD=5V	–	8.97		
V _F (NRST)	NRST 输入滤波脉冲	VDD=3.3V	–	–	1.6	μs
		VDD=5V	–	–	1	
V _{NF} (NRST)	NRST 输入非滤波脉冲	VDD=3.3V	1.9	–	–	

		VDD=5V	1.2	-	-	
--	--	--------	-----	---	---	--

1.15 TIM 定时器特性

表 24 TIM 特性

符号	参数	条件	最小值	最大值	单位
tres(TIM)	定时器分辨时间	-	1	-	tTIMxCLK
		fTIMxCLK = 72MHz	11.9	-	ns
fEXT	CH1 至 CH4 的定时器外部时钟频率	-	0	fTIMxCLK/2	MHz
		fTIMxCLK = 72MHz	0	42	MHz
ResTIM	定时器分辨率	-	-	16	位
tCOUNTER	当选择了内部时钟时, 16 位计数器时钟周期	-	1	65536	tTIMxCLK
		fTIMxCLK = 72MHz	0.0119	733	μs
tMAX_COUNT	最大可能的计数	-	-	65536 x 65536	tTIMxCLK
		fTIMxCLK = 72MHz	-	51.1	s

1.16 通信接口

I2C 接口特性

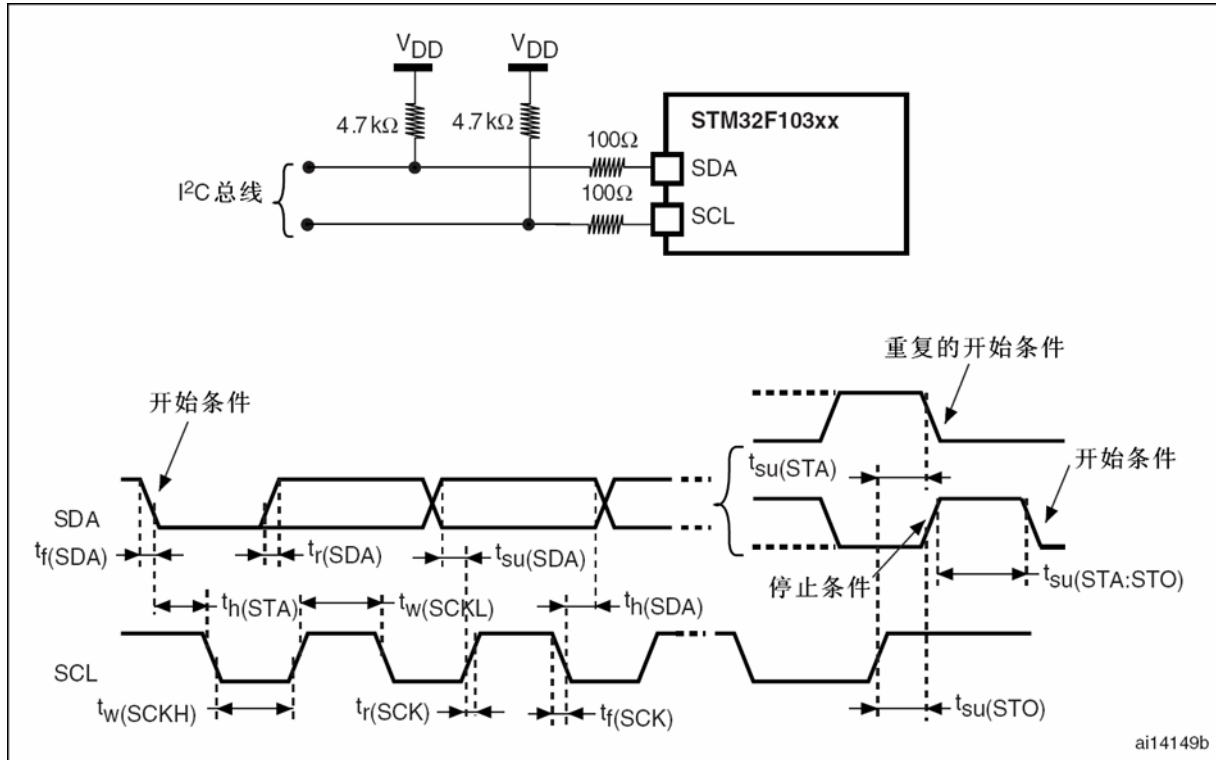
表 25 I2C 接口特性

符号	参数	标准 I2C(1)		快速 I2C(1)		单位
		最小值	最大值	最小值	最大值	
t _w (SCLL)	SCL 时钟低时间	3.64	-	1.26	-	μs
t _w (SCLH)	SCL 时钟高时间	3.68	-	1.04	-	
t _{su} (SDA)	SDA 建立时间	2720	-	490	-	ns
t _h (SDA)	SDA 数据保持时间	-	1320	-	120	
t _r (SDA)	SDA 和 SCL 上升时间	-	1200	-	600	
t _r (SCL)						
t _f (SDA)	SDA 和 SCL 下降时间	-	1120	-	120	
t _f (SCL)						
t _h (STA)	开始条件保持时间	3.84	-	1.44	-	μs
t _{su} (STA)	重复的开始条件建立时间	5.56	-	1.61	-	
t _{su} (STO)	停止条件建立时间	4.72	-	1.25	-	μs

$t_{w(STO:STA)}$	停止条件至开始条件的 时间(总线空闲)	8.84	-	2.85	-	μs
C_b	每条总线的容性负载	-	400	-	400	pF

1.由设计保证，不在生产中测试。

图：I2C 总线交流波形和测量电路(1)



1.测量点设置于 CMOS 电平：0.3VDD 和 0.7VDD。

表 26 SCL 频率($f_{PCLK1} = 36MHz$, $VDD = 3.3V$ 、 $5V$)(1)(2)

$f_{SCL}(kHz)$	I2CCON_CR[9:0]数值
	$R_P = 4.7k\Omega$
400	0x019
300	0x022
200	0x033
100	0x068
50	0x0d1
20	0x20c

1. R_P = 外部上拉电阻, f_{SCL} = I2C 速度。

2.对于 200kHz 左右的速度，速度的误差是 $\pm 5\%$ 。对于其它速度范围，速度的误差是 $\pm 2\%$ 。这些变化取决于设计中外部元器件的精度。

SPI 接口特性

表 27 SPI 特性 (1)

符号	参数	条件	最小值	最大值	单位
f_{SCK}	SPI 时钟频率	主机模式	-	9	MHz

1/t _c (SCK)		从机模式	—	9	ns
t _r (SCK) t _f (SCK)	SPI 时钟上升和下降时间	负载电容: C = 30pF	—	4	
Min SCK H/L	最小 SCK 高和低的宽度	主机模式/从机模式	46	—	
t _{su} (NSS)	NSS 建立时间	从模式	4t _{PCLK}	—	
t _h (NSS)	NSS 保持时间	从模式	2t _{PCLK}	—	
t _w (SCKH)	SCK 高和低的时间	主机模式, f _{PCLK} = 36MHz, 预分频系数=4	50	60	
t _w (SCKL)					
t _{su} (MI)	数据输入建立时间	主机模式	5	—	
t _{su} (SI)		从机模式	5	—	
t _h (MI)	数据输入保持时间	主机模式	17	—	
t _h (SI)		从机模式	6	—	
t _a (SO)	数据输出访问时间	从机模式, f _{PCLK} = 20MHz	0	3t _{PCLK}	
t _{dis} (SO)	数据输出禁止时间	从机模式	3t _{PCLK}	4t _{PCLK}	
t _v (SO)	数据输出有效时间	从机模式 (使能边沿之后)	—	25	
t _v (MO)	数据输出有效时间	主机模式 (使能边沿之后)	—	5	
t _h (SO)	数据输出保持时间	从机模式 (使能边沿之后)	4	—	
t _h (MO)		主机模式 (使能边沿之后)	—1	—	

1.由综合评估得出,不在生产中测试。

USB 特性

表 28 USB 运行最大波特率

符号	最大波特率
UART0	115200
UART1	115200

1.17 12 位 ADC 特性

表 29 ADC 特性

符号	参数	条件	最小值	典型值	最大值	单位
VDDA	供电电压	-	2.5	-	5.5	V
VREF+	正参考电压	-	-	VDDA	-	V
fADC(2)	ADC 时钟频率	-	0.5	-	14	MHz
fS	采样速率	-	0.036	-	1	MHz
fTRIG(2)	外部触发频率	$f_{ADC} = 14MHz$	-	-	700	kHz
			-	-	20	$1/f_{ADC}$
V AIN	转换电压范围	-	0	-	VREF+	V
RAIN	外部输入阻抗	-	-	-	100	k Ω
RADC	采样开关电阻	VDD=3.3-5V	1	-	1.05	k Ω

CADC	内部采样和保持电容	-	-	10	-	pF
tS(2)	采样时间	TPS 通道	64	-	-	μ s
		一般通道	2	-	256	$1/f_{ADC}$
tCONV(2)	总的转换时间(包括采样时间)	-	-	-	12	$1/f_{ADC}$

1.由综合评估保证，不在生产中测试。

2.由设计保证，不在生产中测试。

表 30 $f_{ADC}=14\text{MHz}$ (1)时的最大 R_{AIN}

Ts(周期)	ts(μ s)	最大 $R_{AIN}(\text{k}\Omega)$
2	0.142	0.463917526
4	0.284	1.927835052
8	0.568	4.855670103
16	1.136	10.71134021
32	2.272	22.42268041
64	4.544	45.84536082
128	9.088	92.69072165
256	18.175	186.371134

1.由设计保证，不在生产中测试。

表 31 ADC 精度 - 局限的测试条件

符号	参数	测试条件	典型值	单位
ET	综合误差	fsys=84MHz, $f_{ADC} = 14 \text{ MHz}$, $R_{AIN} < 10 \text{ k}\Omega$, $V_{DDA} = 3.3\sim 5\text{V}$, $T_A = 25^\circ\text{C}$, 测量是在 ADC 校准之后进行的。	± 41	LSB
EO	偏移误差		27.5	
EG	增益误差		6.4375	
ED	微分线性误差		± 1.2	
EL	积分线性误差		± 2.3	

1.18 温度传感器特性

表 32 温度传感器特性

符号	参数	最小值	典型值	最大值	单位
T _L	V _{SENSE} 相对于温度的线性度	-	± 5	± 6	$^\circ\text{C}$
Avg_Slope	平均斜率	3.109	3.889	4.441	mV/ $^\circ\text{C}$
V ₂₅	在 25°C 时的电压	0.85	1.0802	1.2332	V
Ts _{temp}	当读取温度时, ADC 采样时间	1.5	4.5	8.6	μ s

1.19 比较器 CMP

表 33 比较器性能参数

符号	参数	测试条件	最小值	典型值	最大值	单位
VDD5	-	-	2.5	3.3	5.5	V
ICC	工作电流	VDD=3.3V,极低速率	-	26	-	uA
		VDD=3.3V,低速率	-	38	-	
		VDD=3.3V,中等速率	-	60	-	
		VDD=3.3V,高速率	-	100	-	
		VDD=5V,极低速率	-	26	-	
		VDD=5V,低速率	-	38	-	
		VDD=5V,中等速率	-	60	-	
		VDD=5V,高速率	-	100	-	
VTH	阈值电压	VTH[3:0]	-	VDD/2	-	V
VOS	输入补偿电压	-	-10	-	10	mV
Tres	VCM=VDD/2	ICC=100uA V(INP)-V(INN)=100mV	151	191	244	ns
		ICC=100uA V(INP)-V(INN)=-100mV	147	188	227	
		ICC=60uA V(INP)-V(INN)=100mV	183	230	276	
		ICC=60uA V(INP)-V(INN)=-100mV	175	220	264	
		ICC=38uA V(INP)-V(INN)=100mV	243	290	341	
		ICC=38uA V(INP)-V(INN)=-100mV	243	279	321	
		ICC=26uA V(INP)-V(INN)=100mV	372	412	490	
		ICC=26uA V(INP)-V(INN)=-100mV	369	430	474	
VHY(rise)	信号由低到高的迟滞	极低速率	-	0	-	mV
		低速率	4.74	5	7.01	
		中等速率	9.25	10	13.8	
		高速率	14.2	20	25.6	
VHY(fall)	信号由高到低的迟滞	极低速率	-	0	-	
		低速率	4.74	5	7.01	
		中等速率	9.25	10	13.8	
		高速率	14.2	20	25.6	

1.20 OPA/PGA

表 34 OPA 性能参数表

符号	参数	测试条件	最小值	典型值	最大值	单位
VDD5	电源电压	-	2.5	3.3	5.5	V
ICC	工作电流	单位增益电路, VCC=3.3V	650	680	700	uA
		单位增益电路, VCC=5V				
CMIR	共模输入电压	-	0	-	VDD5	V
Vos(IN)	输入失调电压	VCC=3.3V	-	12	-	mV
		VCC=5V	-	12	-	
AV(1)	开环增益	CLOAD=25pF,RLOAD=4K	73	80	89	dB
		CLOAD=25pF,RLOAD=10K	77	84	94	
GBW(1)	单位增益带宽	CLOAD=25pF,RLOAD=4K	12	18	32	MHz
PM(1)	相位裕度	CLOAD=25pF,RLOAD=4K	55	80	86	degree
SR	压摆率	CLOAD=25pF,RLOAD=4K,VCC=3.3V	7.76	10.39	14.15	V/usec
		CLOAD=25pF,RLOAD=4K,VCC=5V				
Twakeup(1)	唤醒时间 0.1%精度 (单位增益电路)	CLOAD=25pF,RLOAD=4K 电流源唤醒, OPA 唤醒	-	3.6	-	us
		CLOAD=25pF,RLOAD=4K 电流源就绪, OPA 唤醒	0.14	0.17	0.33	
RLOAD	电阻性负载	-	4	-	-	KΩ
CLOAD	电容性负载	-	-	25	50	pF
VOUT(AST)	高饱和输出电压	RLOAD=4K,输入 VDD5	VDD-0.7	-	-	V
		RLOAD=10K,输入 VDD5	VDD-0.3	-	-	
		RLOAD=4K,输入 0V	-	-	0.1	
		RLOAD=10K,输入 0V	-	-	0.02	
VN(referred to-input)(1)	-	0.1Hz 到 10GHz CLOAD=25pF,RLOAD=4K	-	3.06	-	nV/sqrt(Hz)

1.由设计保证, 不在生产中测试。

表 35 PGA 性能参数表

符号	参数	测试条件	最小值	典型值	最大值	单位
VDD5	电源电压	-	2.5	3.3	5.5	V
ICC	工作电流	Gain=32,VCC=3.3V	0.92	0.97	1.2	mA
		Gain=32,VCC=5V				
CMIR	共模输入电压	-	0	-	VDDA	V
VOLR	输出电压范围	-	VSS+0.2	-	VDD-0.2	V

RINDIF(1)	不同输入阻抗	-	1	-	24.5	K Ω
TST(1)	稳定时间	与最终值相差 1% (CLOAD=10pF)	116	142	179	ns
Av	放大倍数	-	-	2	-	V/V
			-	4	-	
			-	8	-	
			-	16	-	
PGA gain error	PGA 放大误差	输入阻抗为 0, 补偿值已经校正	-3	-	2	%

1.由设计保证，不在生产中测试。

1.21 VDD15

表 36 VDD15 性能参数

符号	参数	测试条件	最小值	典型值	最大值	单位
VDD15	-	-40°C<TA<+125°C,VDD=3.3V	1.49	1.5	1.56	V
		-40°C<TA<+125°C,VDD=5V	1.49	1.5	1.56	
		3.3<VCC<5.5,负载 40mA	1.47	-	-	
Ivdd15	VDD15 负载电流	-40°C<TA<+125°C	-	-	40	mA

1.22 三相驱动器

绝对最大额定值

符号	定义	最小值	最大值	单位
V _{CC}	Supply voltage of LDO and gate driver	-0.3	15	V
V _{REG5}	5V Liner regulator output	-0.3	6	
HIN _{1,2,3}	Logic inputs for high-side gate driver outputs	-0.3	V _{CC} +0.3	
LIN _{1,2,3}	Logic inputs for low-side gate driver outputs	-0.3	V _{CC} +0.3	
VB _{1,2,3}	High-side gate driver floating supply	-0.3	V _M +0.3	
VS _{1,2,3}	High voltage floating supply return	V _B -15	V _B +0.3	
HO _{1,2,3}	High-side driver outputs	V _S -15	V _B +0.3	
LO _{1,2,3}	Low-side driver outputs	-0.3	V _{CC} +0.3	
P _D	Package Power Dissipation @ TA≤25°C	-	0.625	W
RthJA	Thermal Resistance, Junction to Ambient	-	200	°C/W
T _J	Junction Temperature	-	150	°C
T _S	Storage Temperature	-55	150	
T _L	Lead Temperature(Soldering, 10 seconds)	-	300	

通用工作条件

符号	定义	最小值	最大值	单位
V_{CC}	Supply voltage of LDO and gate driver	8	13.5	V
V_{REG5}	5V Liner regulator output	4.5	5.5	
$HIN_{1,2,3}$	Logic inputs for high-side gate driver outputs	V_S	V_B	
$LIN_{1,2,3}$	Logic inputs for low-side gate driver outputs	0	V_{CC}	
$VB_{1,2,3}$	High-side gate driver floating supply	V_S+5	$V_S+13.5$	
$VS_{1,2,3}$	High voltage floating supply return	-5	48	
VBV	High-side breakdown	80	-	
$HO_{1,2,3}$	High-side driver outputs	V_S	V_B	
$LO_{1,2,3}$	Low-side driver outputs	0	V_{CC}	
T_A	Ambient temperature	-40	125	°C

电气特性

5V LDO

符号	参数	最小值	典型值	最大值	单位
V_{REG5}	Liner regulator output and gate driver supply($I_O=40mA$)	4.5		5.5	V
$I_{REG5,lim}$	Liner regulator current limit	-	40	-	mA
$V_{REG5,drop1}$	Drop voltage 1($1mA \leq I_O \leq 40mA$, $V_{CC}=12V$)	-	100	200	mV
$V_{REG5,drop2}$	Drop voltage 2($10V \leq V_{CC} \leq 15V$, $I_O=40mA$)	-	200	400	mV

三相驱动器

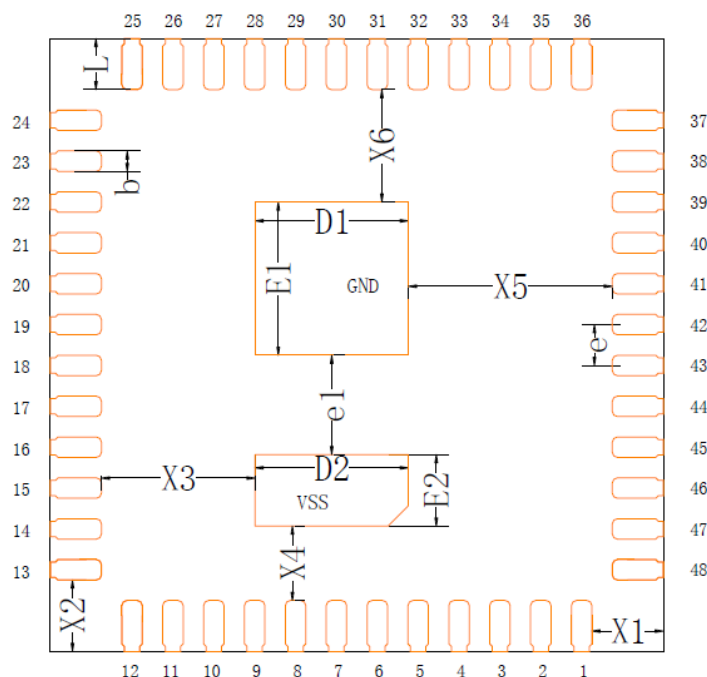
符号	参数	最小值	典型值	最大值	单位
I_{QCC}	Quiescent VCC supply current($HIN=LIN=0V$)	-	0.7	1.2	mA
U_{VCC}	VCC under voltage rise threshold	6	7	8	V
U_{VHYS}	VCC threshold hysteresis	-	0.3	-	
V_{IH}	High level input threshold voltage	2.4	-	-	
V_{IL}	Low level input threshold voltage	-	-	0.8	

R_{INPD}	Input pull down resistance	-	200	-	$k\Omega$
I_{IN+}	INPUT bias current(HO=high)	-25	--	25	μA
I_{IN-}	INPUT bias current(HO=low)	-	2	-	
I_{QBS}	Quiescent VB supply current per -1 phase(HO low)	-	60	100	
R_{BSD}	BSD on resistor(Forward bias current = 10mA)	-	50	-	Ω
I_{sink}	Output sinking current	-	1	-	A
I_{source}	Output sourcing current	-	1	-	
t_r	Output rising time	-	30	60	ns
t_f	Output falling time	-	30	60	
t_{DT}	Dead time	-	180	-	
t_{on}	Turn on propagation delay	-	40	60	
t_{off}	Turn off propagation delay	-	40	60	
t_{SD}	Shut down propagation delay	-	40	60	

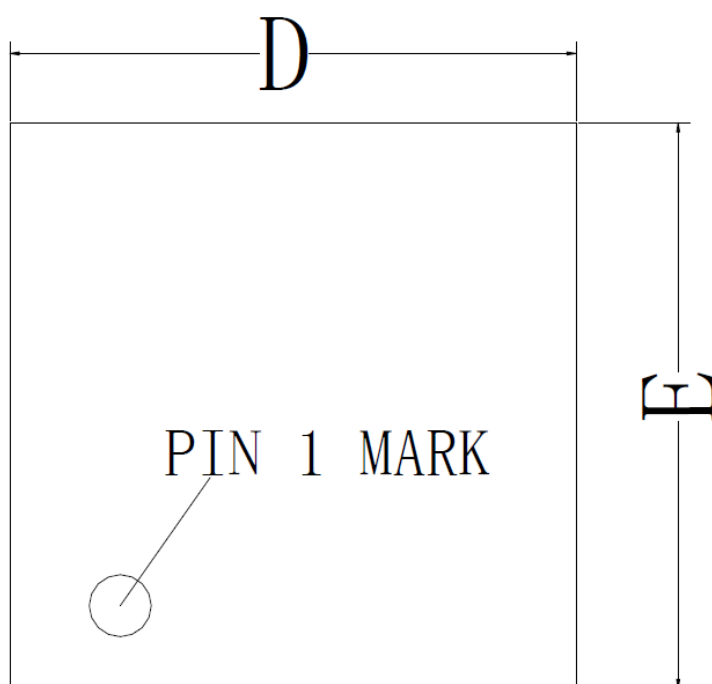
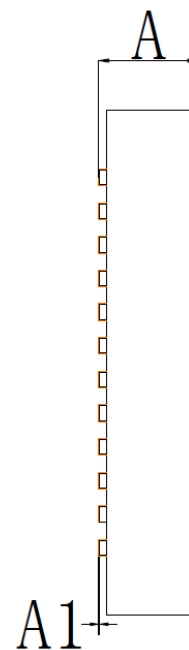
封装图

QFN48

Bottom View



Side View



Top View

SYMBOLS	DIMENSION IN MM		
	MIN	NOM	MAX
A	0.500	0.550	0.600
A1	0.007	0.012	0.017
D	5.900	6.000	6.100
E	5.900	6.000	6.100
D1	1.450	1.500	1.550
E1	1.450	1.500	1.550
D2	1.450	1.500	1.550
E2	0.650	0.700	0.750
L	0.450	0.500	0.550
b	0.150	0.200	0.250
e	0.350	0.400	0.450
e1	0.923	0.973	1.023
X1	0.650	0.700	0.750
X2	0.650	0.700	0.750
X3	1.454	1.504	1.554
X4	0.677	0.727	0.777
X5	1.946	1.996	2.046
X6	1.050	1.100	1.150